

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-062480

(43)Date of publication of application : 18.03.1988

(51)Int.Cl.

H04N 5/335

H01L 27/14

(21)Application number : 61-206978

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 03.09.1986

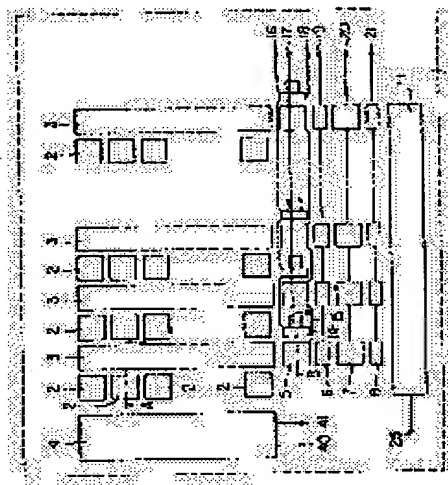
(72)Inventor : SUZUKI NOBUO

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PURPOSE: To change sensitivity in accordance with a change in the accumulated time of a signal load and to eliminate the adjustment of a diaphragm by reading and discharging the load in a photosensitive picture element part prior to selecting of photosensitive picture element lines and reading the signal load for a prescribed time.

CONSTITUTION: If a signal load selection pulse is impressed on an address circuit 4 in the case of an odd field, the odd line of the photosensitive picture element line is selected from a horizontal shift register 11 whenever a horizontal blanking pulse is generated, and in the case of an even field, even lines are sequentially selected. If an undesired load selection pulse is impressed, the load of the line prior by 2K line is discharged, and the photosensitive picture element line is selected at every other two lines to be discharged as unnecessary charge hereafter. Namely, the unnecessary load of No.(i+2K) line is discharged in a horizontal blanking period selecting the signal load of No.(i) line. Thus, if the light beam is intensive and the signal load is saturated, it is thrown away as the unnecessary load prior to reading.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-62480

⑬ Int.Cl.

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)3月18日

H 04 N 5/335
H 01 L 27/14
H 04 N 5/335

Q-8420-5C
B-7525-5F
P-8420-5C

審査請求 有 発明の数 2 (全8頁)

⑮ 発明の名称 固体撮像装置

⑯ 特 願 昭61-206978

⑰ 出 願 昭61(1986)9月3日

⑱ 発 明 者 鈴 木 信 雄 神奈川県川崎市幸区小向東芝町1 株式会社東芝多摩川工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁理士 佐藤 一雄 外2名

明 細 書

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

1. 半導体基板上にマトリクス状に配設され、入射光により生成される信号電荷を蓄積する感光画素部と、

垂直方向に配列された前記感光画素部に隣接して垂直方向に配列され、前記感光画素部に蓄積された電荷を転送電極により転送する垂直シフトレジスタと、

この垂直シフトレジスタの一端側に隣接して設けられ、転送された信号電荷を排出する電荷排出手段と、

前記垂直シフトレジスタの一端側に隣接して設けられ、転送された信号電荷を蓄積する蓄積部と、

この蓄積部に隣接して水平方向に配列され、前記蓄積部に蓄積された信号電荷を受取って転送し、

その一端側に形成された出力部より信号電荷を出力する水平シフトレジスタと、

信号電荷を取出すべき感光画素行を所定の順序で順次選択して前記垂直レジスタに転送すると共に、設定された感光時間だけ先行して当該行を選択してそこに蓄積する電荷を不要電荷として前記垂直シフトレジスタにそれぞれ転送し、かつ取出すべき信号電荷を蓄積部に蓄積させ、前記不要電荷を前記電荷排出手段に排出させる制御手段とを備えた固体撮像装置。

2. 電荷排出手段が制御ゲートとドレインからなるものである特許請求の範囲第1項記載の固体撮像装置。

3. 感光時間が入射した光強度に応じて設定されるものである特許請求の範囲第1項記載の固体撮像装置。

4. 感光画素行の選択が複数行について行われるものである特許請求の範囲第1項記載の固体撮像装置。

5. 電荷排出手段が入射光により垂直シフト

レジスタに注入されたスミア電荷も排出するものである特許請求の範囲第1項記載の固体撮像装置。

6. 制御手段が、信号電荷の出力信号の平均値または最大値がほぼ一定となるように感光時間を設定するものである特許請求の範囲第1項記載の固体撮像装置。

7. 制御手段が、所望の感光時間が感光画素部の選択周期よりも長い場合には不要電荷選択動作を行わないものである特許請求の範囲第1項記載の固体撮像装置。

8. 半導体基板上にマトリクス状に配設され、入射光により生成される信号電荷を蓄積する感光画素部と、

垂直方向に配列された前記感光画素部に隣接して垂直方向に配列され、前記感光画素部に蓄積された電荷を転送電極により転送する垂直シフトレジスタと、

この垂直シフトレジスタの一端側に隣接して設けられ、転送された信号電荷を排出する電荷排出手段と、

択してそこに蓄積する電荷を不要電荷として前記垂直シフトレジスタにそれぞれ転送し、かつ読出すべき信号電荷を第2の蓄積部に蓄積させ、前記不要電荷を前記電荷排出手段に排出させる制御手段とを備えた固体撮像装置。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は固体撮像装置にかかり、特に感度調節の可能なラインアドレス型CCDエリアイメージセンサに関するものである。

(従来の技術)

CCDエリアイメージセンサは監視用や家庭用のビデオカメラ等に多用されている。

このCCDエリアイメージセンサのうちラインアドレス型のものを使用した場合、入射光の強度変化に対する感度調節は入射光を導びく光学系に設けられた絞りを調節するようにしている。これはラインアドレス型CCDエリアイメージセンサ

前記垂直シフトレジスタの一端側に隣接して設けられ、入射光により垂直シフトレジスタに注入され転送されたスミア電荷を蓄積する第1の蓄積部と、

この第1の蓄積部に隣接し、転送された信号電荷を蓄積する第2の蓄積部と、

これら蓄積部に隣接して配列され、前記第1の蓄積部に蓄積されたスミア電荷を受取って転送し、その一端側に形成された出力部より出力する第1の水平シフトレジスタと、

この第1の水平シフトレジスタに平行に配列され、前記第2の蓄積部に蓄積された信号電荷を受取って転送し、その一端側に形成された出力部より出力する第2の水平シフトレジスタと、

第2の水平レジスタの出力信号から第1の水平レジスタの出力信号を減算し、スミア成分を含まない画素信号を出力する信号処理部と、

信号電荷を取出すべき感光画素行を所定の順序で順次選択して前記垂直レジスタに転送すると共に、設定された感光時間だけ先行して当該行を選

では感光時間がフィールド周期(通常1/60秒)またはフレーム周期(通常1/30秒)に等しく固定されているため、感光時間を変化させて適正な出力信号を得ることが不可能なためである。

(発明が解決しようとする問題点)

このように感度調節のために絞りを有する光学系を採用すると価格を上昇させ、かつ機構上の故障が多発して信頼性を低下させるため、特に監視用カメラには適さないという問題がある。

本発明はこのような問題を解決するためなされたもので、絞り調節が不要でしかも安価な固体撮像装置を提供することを目的とする。

(発明の構成)

(問題点を解決するための手段)

本発明にかかる固体撮像装置によれば、半導体基板上にマトリクス状に配設され、入射光により生成される信号電荷を蓄積する感光画素部と、垂直方向に配列された感光画素部に隣接して垂直方向に配列され、感光画素部に蓄積された電荷を転送電極により転送する垂直シフトレジスタと、こ

の垂直シフトレジスタの一端側に隣接して設けられ、転送された信号電荷を排出する電荷排出手段と、垂直シフトレジスタの一端側に隣接して設けられ、転送された信号電荷を蓄積する蓄積部と、この蓄積部に隣接して水平方向に配列され、蓄積部に蓄積された信号電荷を受取って転送し、その一端側に形成された出力部より信号電荷を出力する水平シフトレジスタと、信号電荷を取出すべき感光画素行を所定の順序で順次選択して垂直レジスタに転送すると共に、設定された感光時間だけ先行して当該行を選択してそこに蓄積する電荷を不要電荷として垂直シフトレジスタにそれぞれ転送し、かつ読出すべき信号電荷を蓄積部に蓄積させ、不要電荷を電荷排出手段に排出させる制御手段とを備えている。

(作 用)

本発明の固体撮像装置では感光画素行を選択して信号電荷を読出すことに時間Tだけ先行して同一行の感光画素部の電荷を読出して排出している。したがって画像信号となる信号電荷の蓄積時間が

た信号電荷を蓄積する蓄積部7が配設され、また蓄積部7と転送電極8を介して水平シフトレジスタ11が水平ライン状に配設されている。各転送電極5に隣接して制御ゲート14およびドレイン15が配設されている。各制御ゲート14は端子16に、各ドレイン15は端子17に、各転送電極5は端子18に、各転送電極6は端子19に、各蓄積部7は端子20に、各転送電極8は端子21にそれぞれ共通接続されている。また蓄積部7の信号電荷を転送電極により転送する水平シフトレジスタ11からは出力端子25が引き出されている。

第2図および第3図はそれぞれ第1図におけるA-A線断面図およびB-B線断面図である。

第2図に示されるように、感光部2はn型半導体基板1表面の接合の浅いpウェル領域29の表面に形成されたn型不純物領域30からなるホトダイオード構造となっている。この感光画素部2に隣接する垂直シフトレジスタ3はn型半導体基板1表面の接合の深いpウェル領域31の表面に

変化して感度が増加する。

(実施例)

以下図面を参照しながら本発明の実施例のいくつかを詳細に説明する。

第1図は本発明にかかる固体撮像装置の一実施例を示す平面図である。例えばn型シリコン基板より成る半導体基板1上に、入射光により生成される信号電荷を蓄積する感光画素部2が例えば500個×400個のマトリクス状に配設されている。この感光画素部2に蓄積された信号電荷を転送電極により転送する垂直シフトレジスタ3に転送する垂直シフトレジスタ3が感光画素部2に隣接して垂直ライン状に配設されている。垂直シフトレジスタ3に信号電荷を転送する感光画素部2を行ごとに順次選択するアドレス回路4が感光画素部2のアレーに隣接して設けられており、このアドレス回路は信号電荷選択信号入力端子40および不要電荷選択信号入力端子41を備えている。各垂直シフトレジスタ3の下方には転送電極5、6を介して垂直シフトレジスタ3により転送され

形成されたn型不純物領域からなる埋込チャネル32、この埋込みチャネルと隣接面素とを電気的に分離するためのp⁺領域からなるチャネルストップ領域44、これらの上方に例えばシリコン酸化膜からなる絶縁層33を介して形成された転送電極34から構成されている。この転送電極34の上方には絶縁層33を介して例えばアルミニウムよりなる光シールド層35が形成され、光の入射を助けている。なお、感光画素部2のホトダイオード構造上方では光シールド層35が開口され、光の入射を許容している。

また、第3図によれば、転送電極5の下方のn型半導体基板1表面のpウェル領域31表面には、埋込みチャネルとしてのn型不純物領域36が形成されており、その一方端にはp⁺型領域からなるチャネルストップ領域44、他方端には接合の深いn⁺不純物領域からなるドレイン15が形成されている。転送電極5とドレイン15の間の上部は制御ゲート14により覆われている。これらの転送ゲート5および制御ゲート14の上方には

絶縁層33を介して光シールド層35が設けられ、不要な光の入射によるノイズの発生等を防止している。

次に本発明にかかる固体撮像装置の動作を説明する。

第4図は本発明における制御信号のタイミング関係を示すタイミングチャートであって、(a)は垂直ブランキングパルスを示しており、この垂直ブランキングパルスの間に(b)に示される信号電荷選択信号パルスが出力され、この信号電荷選択信号パルスから設定感光時間 T だけ先行して(c)に示される不要電荷選択信号パルスが出力される様子を示している。なお、感光時間 T は水平走査期間 H の整数 K 倍に選択される。

このような選択パルスを用いた電荷読出しは次のように行われる。

アドレス回路4に信号電荷選択パルスが印加されると、奇数フィールドの場合には水平ブランキングパルスの発生毎に水平シフトレジスタ11から感光画素行の第1行、第3行、第5行、…を選

択し、また、偶数フィールドの場合には感光画素行の第2行、第4行、第6行、…を順次選択するように動作する。

一方、不要電荷選択パルスが印加されると、 $2K$ 行だけ先の行の電荷が排出され、以下、信号電荷読出しの場合と同様に2行おきに感光画素行を選択して不要電荷として排出する。すなわち、第1行の信号電荷を選択する水平ブランキング期間においては第 $(1+2K)$ 行の不要電荷が排出され、 $(1+2K)$ が垂直方向の画素数を超える場合には先頭行の方へ戻るような動作をすることにより、光が強く信号電荷の飽和が生ずるような場合には本来の信号電荷読出しに先立って不要電荷として捨てるようにし実質的な積分時間を減少させるようにしている。

第5図はこのような読出し動作における装置内の各電極下に生ずる電位の井戸およびこれらの電位の井戸に蓄積される電荷の状態を示す動作説明図であって、垂直シフトレジスタ3における転送電極34、転送電極5および6、蓄積部7にお

ける蓄積電極38、転送電極8に所定のパルスを印加することによりそれらの下の n 型不純物領域36下に生ずる電位の井戸の様子を示している。

まず、(a)は第 i 行に対する信号電荷選択直前の電位の井戸の状態を示しており、蓄積電極38に信号電荷 Q_{i-2} が蓄積しており、垂直レジスタ3内には電荷はない状態となっている。

アドレス回路4から第1行とそこから $2K$ 行だけ離れた第 $(1+2K)$ 行の転送電極34₁および34_{1+2K}に例えばロウエル領域31を基準アース電圧 V_0 の正の高電圧を有する選択パルスが印加される。これにより、感光画素部2に蓄積された信号電荷 Q_1 および不要電荷 Q_{1+2K} はそれぞれ隣接する垂直シフトレジスタ3に転送される。第5図(b)はこの状態を示しており、不要電荷 Q_{1+2K} の量が多いため、隣接する電位の井戸に電荷が溢出し、 Q_{n1} 、 Q_{n2} 、 Q_{n3} として分散している。この時点では蓄積電極38の信号電荷 Q_{i-2} は水平シフトレジスタに転送が終了している。

選択パルスがアース電圧 V_0 に近い負の電圧

V_H である高レベルになると、転送電極34₁、34_{1+2K}下の電位の井戸は浅くなり、これらの電位の井戸の蓄積されていた電荷は隣接する転送電極下の浅い電位の井戸に分散する。第5図(c)はこのような状態を表わしており、信号電荷 $Q_{s1} + Q_{s2} + Q_{s3} = Q_1$ 、不要電荷 $Q_{n1} + Q_{n2} + Q_{n3} = Q_{n1} + Q_{n2} + Q_{n3}$ の関係がある。以下同様に垂直シフトレジスタ3の転送電極34および転送電極5に、前述した高レベル電圧 V_H と V_H よりさらに負の低レベル電圧 V_L を有する4相クロックパルスを順次印加していくことにより第5図(c)に示されるように信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} と不要電荷 Q_{n1} 、 Q_{n2} 、 Q_{n3} をそれぞれ3つの電位の井戸に分散させて転送することができる。このような転送時には転送電極6には V_L 、制御ゲート14には V_0 、転送電極8には V_0 、蓄積電極38には正の高電圧がそれぞれ印加され、保持されている。

このとき、4相クロックパルスはアース電圧 V_0 に近い負電圧 V_H あるいは負の電圧 V_L であ

るため、第2図に示されるように感光画素部2のn型不純物領域と垂直シフトレジスタ3のn型不純物領域32との間にpウェル領域31が電位障壁として作用し、感光画素部2の信号電荷および不要電荷が垂直レジスタ3に流入することはない。

第5図(d)は信号電荷が順次蓄積電極38下の電位の井戸に転送される様子を示している。信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} が4相クロックパルスにより転送電極5下の電位の井戸に転送されてくると、制御ゲート14に負の電圧 V_L を印加して制御ゲートを閉じ、信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} がドレイン15に排出されないようにし、さらに、転送電極6をアース電位とする。このようにすることにより、信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} は順次蓄積電極38下の電位の井戸に転送される。第5図(d)においては蓄積電極38下の電位の井戸にはすでに電荷 Q_{s2} および Q_{s3} が蓄積され、電荷 Q_{s1} が次の転送パルスにより転送されようとしている状態が示されている。

第5図(e)は信号電荷がすべて蓄積電極下の電

位の井戸に蓄積されて電荷 Q_j となり、不要電荷がドレイン15に排出されている状態を示している。すなわち、信号電荷の蓄積終了後、転送電極6に負の電圧 V_L 、制御ゲート14にアース電圧 V_0 がそれぞれ印加され、この状態が保持される。これにより、その後転送電極5下の電位の井戸に転送されて来た不要電荷は順次ドレイン15に排出されることになる。第5図(e)では不要電荷 Q_{n2} が排出される直前の状態が示されている。

次の水平ブランキング期間には、再びアドレス回路4による次の走査線に対応した感光画素部2の行ごとの選択がなされる。

第5図(f)および(g)は第5図(a)および(b)に対応した状態を示しており、この時点では4相クロックパルスの停止状態が180°だけ位相がずれており、またこれに伴ってアドレスされる転送電極が信号電荷については 34_{1+2} 、不要電荷については 34_{1+2K+2} となっている。

感光画素部2から垂直シフトレジスタ3への信号電荷 Q_{1+2} と不要電荷の転送が開始されると同

時に転送電極8に正の高電圧が印加されて、蓄積電極38下の電位の井戸に蓄積された信号電荷 Q_j は水平シフトレジスタ11に転送される。水平ブランキング期間が終了する前に、水平シフトレジスタ11にはクロックパルスが印加され、信号電荷 Q_j がそれぞれ転送される。そして次の水平ブランキング期間までの間に信号電荷 Q_j に対応した画像出力信号 V_{sig} がそれぞれ出力端子25から取出される。

以上のような動作が同様にくり返される。

この実施例によれば、第i行の信号電荷を読出すとともに第(i+2K)行の電荷を読出して排出している。したがって(i+2K)行の信号電荷を読出す際には第i行の読出し後に蓄積された電荷が読出されるため、蓄積時間が1フィールド期間よりも短くなり、換言すれば感度が増大したことになる。

このような感度の変更は例えば次のようにする。

出力を観察し、出力電圧値のピーク値あるいは平均値が基準値より大きい場合には蓄積時間Tを

小さく、反対に出力が基準値より小さい場合には蓄積時間Tを大きく設定するようにすればよい。

次に、スミア電荷について考察する。

これは過大光が入射されたときに信号電荷のもれとして観察される雑音電荷であって、ラインアドレス型CCDエリアセンサでは画像上に縦の白線を生じさせる。本発明にかかる固体撮像装置では絞り機構を用いずに光が常に入力している状態にあるため、スミア電荷が生じやすい。

いま、過大光が入射し、感光画素部2に過剰な信号電荷が生成された場合、感光画素部2のn型不純物領域30が形成されているpウェル領域29の接合は浅く、縦形オーバーフロードレイン構造となっているため、n型半導体基板1に正の高電圧が印加され、接合の浅いpウェル領域29にパンチスルーが起こり、過剰な信号電荷はn型半導体基板1に排出されてブルーミング現象が防止される。

しかしながら、接合の深いpウェル領域31で生成された電荷の一部が垂直シフトレジスタ3に

流入し、あるいは入射光の散乱により垂直シフトレジスタ3の埋込みチャネルとしてのn型不純物領域32内で電荷が生成されるような事態が生じて、これらの電荷がスミア電荷となる。スミア電荷は垂直シフトレジスタ3が蓄積部7に近づくにつれてわずかに増大するが、その増大量はわずかであり、また電荷量も小さい。しかしスミア電荷は前述したような画像劣化を生ずるため、できるだけ除去することが望ましい。

ここで各電位の井戸に蓄積されるスミア電荷量を一定値 $Q_{s\text{mr}}$ とすれば、このスミア電荷は例えば第5図において、信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} および不要電荷 Q_{n1} 、 Q_{n2} 、 Q_{n3} にそれぞれスミア電荷 $Q_{s\text{mr}}$ が含まれているばかりでなく空の電位の井戸にもスミア電荷 $Q_{s\text{mr}}$ が存在しているが、図中では省略している。

スミア電荷を除去するために、信号電荷 Q_{s1} 、 Q_{s2} 、 Q_{s3} が転送電極5下の電位の井戸に転送される前に、制御ゲート14にアース電圧 V_0 を印

した点である。

次にこの固体撮像装置の動作を説明する。

第1図の場合と同様に4相クロックパルスにより不要電荷および信号電荷が転送され、不要電荷は制御ゲート14を開いてドレインに捨てられるが、これらの電荷が蓄積されない空の井戸に流れ込んだスミア電荷は転送電極8を開き、制御ゲート14および転送電極59を開じることによってスミア蓄積部80に蓄積され、さらに水平ブランキング期間に水平シフトレジスタ50に転送する。一方信号電荷は転送電極6、59、8の制御により、一旦蓄積部7に蓄積された後水平シフトレジスタ51に転送される。この信号電荷には前述したようにスミア電荷が含まれている。

水平シフトレジスタ51の出力は減算回路55において水平シフトレジスタ50の出力分だけ減算される。これにより信号電荷からスミア電荷分が除去され、スミア電荷のない画像信号が端子56に出力される。

以上の実施例においては各画素に対して信号電

加すると、転送電極5下の電位の井戸に転送されて来たスミア電荷は正の高電圧が印加されているドレイン15に順次排出される。同様に、不要電荷の排出の際にはスミア電荷 $Q_{s\text{mr}}$ は不要電荷とともに順次ドレイン15に排出される。

第6図は特にスミア除去を目的とした本発明の他の実施例の構成を示す平面図である。この実施例はスミア電荷が感光時間に比例せず一定であるため、感度を低下させたときには相対的にスミアが大きくなってしまふことを考慮してなされたもので、スミア補正を確実に行う上で好適なものである。

第6図においては、第1図の構成と同じ部分には同じ参照部分を付してその説明を省略する。

第1図と異なるところは転送電極6と蓄積電極7との間にスミア蓄積部80と転送電極59を設け、水平シフトレジスタを50および51の2つとし、これらの水平シフトレジスタ間に転送電極13を設定し、さらに両シフトレジスタ50、51の出力端子52、53を減算回路55に接続

荷の選択を1フレーム期間で1回としたが、2行ずつ選択することにより1フィールドで各画素に対して1回として隣接する信号電荷を2画素ずつ加算し、あるいは各画素を独立に検出するようにしてもよい。なお、この場合には2行ずつの信号電荷選択に先行して2行ずつの不要電荷選択を行う必要がある。

また実施例では垂直シフトレジスタの転送クロックパルスは4相のものを使用しているが、単相、2相、3相、8相などでもよい。

さらに、アドレス回路による選択期間は実施例では水平ブランキング期間内としているが、これに限られることなく水平ブランキング期間外でもよい。

また、感光画素は実施例ではpn接合型フォトダイオードを使用しているが、アモルファスシリコン膜を使用したダイオード等各種の形式のものが使用可能である。

なお、本発明により明るい被写体については感光時間を短くできるが、暗い被写体については露

出しの原理上1フィールド期間または1フレーム期間以上にはできないため、感光時間の設定値が所定値を超えた場合には不要電荷選抜動作を省略するようにしてもよい。

(発明の効果)

以上のように、本発明によれば、信号電荷読出し行を感光時間だけ先行して読出し、その電荷を排出することにより感光時間を短くし、感光時間を電気的に設定するようにしているので絞り機構のない安価なレンズを使用でき、カメラ面格を下げ、かつ信頼性を向上させることができる。

またスミア電荷を読出して信号電荷より減算するようにした本発明によればスミアを容易に除去することができる。

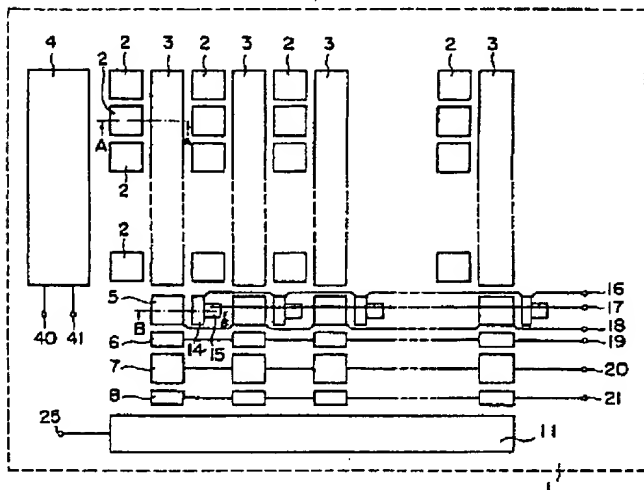
4. 図面の簡単な説明

第1図は本発明にかかる固体撮像装置の一実施例の構成を示す平面図、第2図そのA-A線断面図、第3図はB-B線断面図、第4図は制御信号のタイミングを示すタイミングチャート、第5図

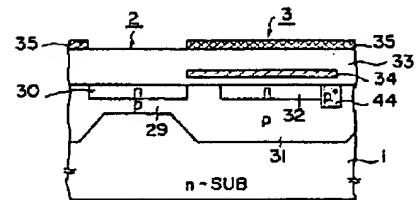
は電荷の転送状態を示す説明図、第6図は本発明の他の実施例を示す平面図である。

1…半導体基板、2…感光画素部、3…垂直シフトレジスタ、4…アドレス回路、5、6、8、13、59…転送電極、11、50、51…水平シフトレジスタ、14…制御ゲート、15…ドレイン、55…減算回路。

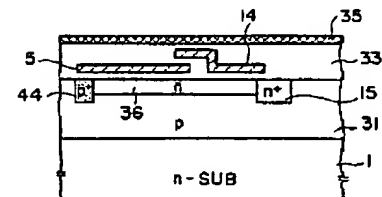
出願人代理人 佐藤 一 雄



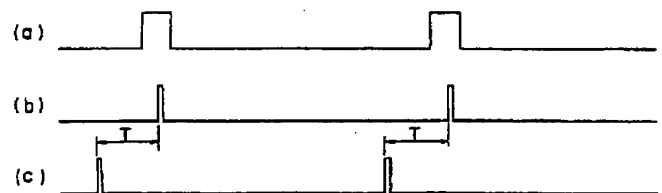
第1図



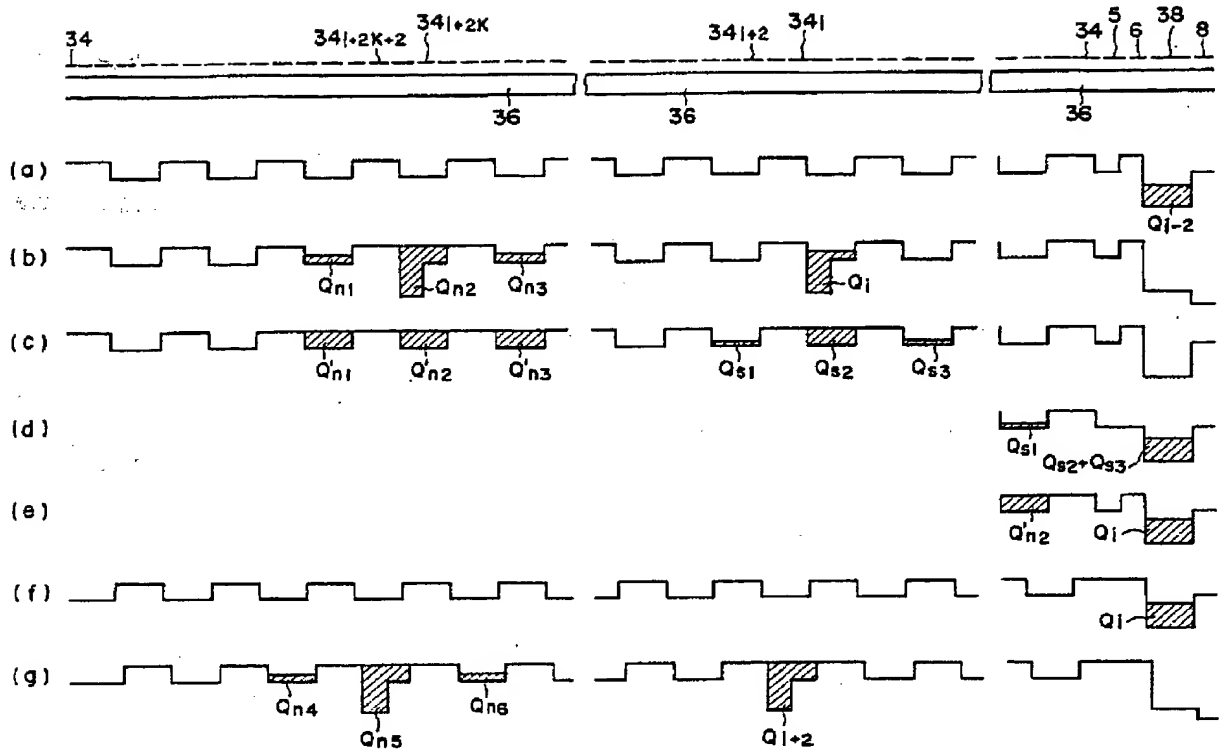
第2図



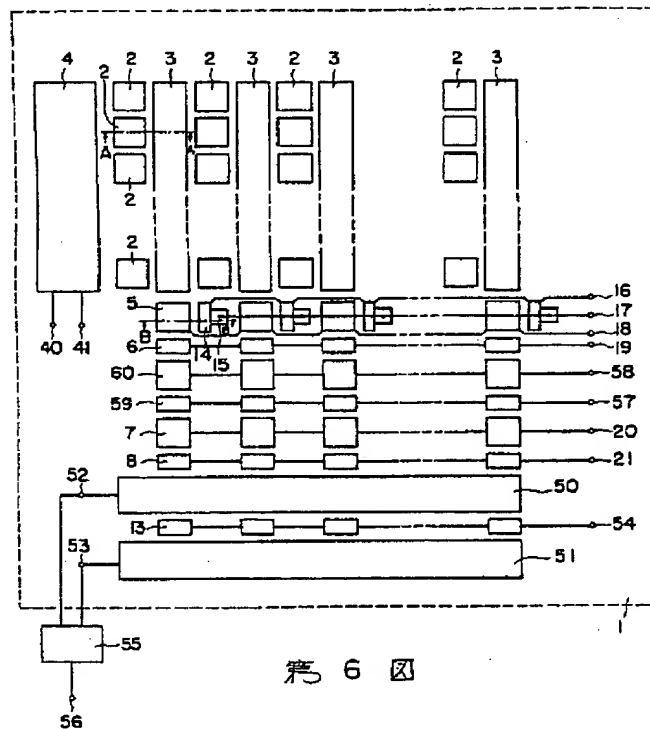
第3図



第4図



第 5 図



第 6 図